

良質なシリコン陽極酸化膜の形成とMOSFETへの応用

その他（別言語等） のタイトル	Growth of Good Quality Silicon Anodic Oxide Films and its Application to MOSFET
著者	南條 淳二, 小林 研, 木村 洋一, 野村 滋, 原 進一
雑誌名	室蘭工業大学研究報告. 理工編
巻	10
号	5
ページ	771-781
発行年	1983-11-30
URL	http://hdl.handle.net/10258/3753

良質なシリコン陽極酸化膜の形成と MOS FET への応用

南 條 淳 二・小 林 研
木 村 洋 一・野 村 滋
原 進 一

Growth of Good Quality Silicon Anodic Oxide Films and its Application to MOS FET

Junji Nanjo, Ken Kobayashi, Yoichi Kimura, Shigeru Nomura
and Shin-ichi Hara

Abstract

Anodic oxidation of Si has been studied with a view to growing the oxide films in the IC fabrication process at lower temperature. Anodization was carried out in the constant current mode, followed by the constant voltage mode, in a non-aqueous solution.

The sample was annealed in hydrogen at temperatures ranging from 450°C to 600°C. The composition, structure and surface state density of the SiO₂/Si interface region have been evaluated by IR, AES, MOS C-V methods, respectively. To test the applicability of this Si anodic oxide, MOS FETs, whose gate films were grown by this method, have been fabricated.

I. は じ め に

LSI や VLSI 等集積回路の製造技術は急速に進歩している。この中で、安定で良質な酸化膜を出来るだけ低温で安価に形成することは、重要な技術的課題の1つである¹⁻²⁾。しかし、従来から一般的に行なわれている高温酸化は、製造工程が複雑で高コスト化の原因となるばかりではなく、不純物の偏析、再配分や不可避的な熱歪等の物性面での問題をかかえている。筆者らは、これまで、シリコン酸化膜を室温で安価に形成出来る電気化学的手法である、陽極酸化法に関する基礎的研究を行ってきた³⁻⁶⁾。最近、この陽極酸化法において、定電流法に引き継ぐ定電圧法で膜形成を行った後、水素雰囲気中で熱処理することにより、熱酸化膜やプラズマ酸化膜等に匹敵する良質なシリコン酸化膜を制御性及び再現性よく形成する技術を開発した⁷⁻⁹⁾。

ここでは、この技術を用いて形成した Si/SiO₂ 系の界面状態の評価を、従来行って来た赤外線吸収特性法と MOS C-V 法に加え、新しく、AES 分析法を導入することにより、界面における遷移領域の状態を更に詳細に調べた結果を報告する⁹⁻¹⁰⁾。また、近年シリコン MOS FET の性能向上のためには、ゲート酸化膜の薄膜化が重要となり数百オングストロームオーダーのものが要求されるに至っている¹¹⁾。シリコン陽極酸化膜は、ミクロンオーダーの厚膜が得られないという欠点があるが、この値は、この技術で容易に得られる範囲である⁷⁾。ここでは、将来陽極酸化法の技術を絶縁膜やゲート膜として実用化すべくシリコン陽極酸化膜をゲート膜とした MOS FET を試作し、その諸特性を調べた結果から、実用化するための陽極酸化膜形成方法の改善及びデバイス作製上の問題点を検討したので報告する¹²⁾。

II. 実験方法

II-1 陽極酸化法

試料は、鏡面仕上げされた *p* 型及び *n* 型単結晶シリコン (111) 面である。裏面のオーム性接触は、厚さ 2000 Å のアルミニウムを真空蒸着した後、水素雰囲気中、525°C、15 分間、又は窒素雰囲気中、470°C、15 分間熱処理を行なうことによって得た。

電解液は、無水エチレングリコールに硝酸カリウムを加えて 0.04 mol·dm⁻³ としたものである。

陽極酸化は、最初定電流法を用いて所望の形成電圧まで酸化し、その後引き続き定電圧法に切り換え、電流密度が初期電流の約 1/10 になるまで酸化した。*n* 型に関しては、酸化時にコリメートされた 60000 ルクス白色光を照射した。酸化膜の熱処理は、水素雰囲気中で、温度を 450~600°C の範囲で変化させ、60 分間行った⁷⁾。

II-2 陽極酸化 Si/SiO₂ における界面状態の評価

酸化膜の組成及び結合状態は、シリコン酸化膜の基本振動である 1100 cm⁻¹ 付近における Si-O 非対称伸縮振動でのピーク位置及び半値幅による赤外分光特性を述べた^{7, 9)}。赤外吸収特性測定に用いた装置は、測定波数範囲 4000~650 cm⁻¹、分解能 1000 cm⁻¹ において 0.7 cm⁻¹ の、215 型日立赤外分光光度計である。

Si/SiO₂ 界面近傍の遷移領域における様相は、PHI 製 MODEL 15-110、シリンドリカルミラー型オージェ電子分光法で調べた。スパッタリングは、アルゴンガスを用い、電子の加速電圧は 3 kV、イオンガンエミッション電流 25 mA、ラスタースキャンスピード 2 mm である¹²⁾。

Si/SiO₂ 界面単位密度と禁止帯内分布状態は、Terman 法に基づく MOS C-V 法によって求めた。測定周波数は、110~1 MHz で、印加バイアスは ±12 V の範囲で行った⁷⁾。

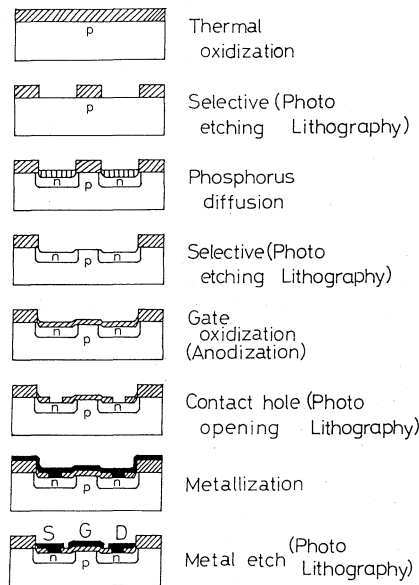


Fig. 1 MOS FET fabrication process. Gate oxide film was formed by anodization in non-aqueous solution followed by annealing in hydrogen at 450°C, 60 min.

II-3 MOS FET の試作

MOS FET の試作工程を Fig. 1 に示す。試料は、比抵抗が 1-5 Ω-cm, (1 1 1) 面をもつ、ポロンドープ p 型シリコンを用いた。酸化前処理として、(1) トリクロロエチレンで15分間加熱、(2) NH₄OH: H₂O₂ (6%): H₂O=1:1:1 の溶液で 95°C, 30分間加熱、(3) 王水に 1分間浸す、(4) フッ酸に 30秒間浸す、(5) 蒸留水で十分に洗浄する。その後、ただちにドライ熱酸化法で、6000~7000Å 程度の酸化膜を形成した¹³⁾。Fig. 1 におけるソース、ドレイン部分の不純物の拡散は、“Spun on” 法で行なった¹⁴⁻¹⁵⁾。用いた有機溶媒は、東京応化工業製 P-Si-Film で不純物はリンで、濃度は 5.9g/100cc である。これをシリコンに、回転数 3000 rpm のスピナーを用い 15秒間の条件で塗布した。塗布後、窒素中、250°C で 30分間ベークし、P-Si-Film 中の溶媒を蒸発させ、引き続き、窒素：酸素=3:1 の混合雰囲気中、800°C で 30分間ベークすることにより、Film を不純物を含む酸化膜とし、その後、1100°C で 10分間拡散した。

ゲート絶縁膜は、陽極酸化法で形成した。まず最初に、電流密度 3mA/cm² の定電流法で形成電圧が約 60 V まで酸化し、引き続き定電圧法に切り換えて、電流密度が 1/10 になるまで酸化を続けた。酸化膜の厚さは約 300Å である。膜厚は、本研究室作製の He-Ne ガスレーザーを用いたエリプソメトリー法で測定した。酸化後、酸化膜を水素中で、450°C, 60分間熱処理を施した。各電極は、タングステンヒーターを用いて、純度 6N-アルミニウムを 6×10⁻⁶ Torr. の真空中で蒸着して得た。

III. 結果と考察

III-1 酸化膜の形成と電気的諸特性

陽極酸化膜は、平滑性にすぐれ、緻密できれいな干渉色を示し、その特性は Table-1. に示す⁷⁾。酸化膜の形成率は、 $5.3 \text{ \AA}/V$ で、これは Duffek の報告とよく一致している¹⁶⁾。膜の構造は電子線回析の結果、無定形であることがわかった。酸化膜は、as-grown 状態で屈折率は 1.49 であるが、水素中の熱処理を施すと 1.46 に減少した。これは後に IR 特性のところでも述べるが、熱処理中において膜組成の再配列、再結合が行なわれる結果、as-grown 膜でシリコン過剰型であったものが、O/Si 比率が増加し、化学量論的組成に変化したことに起因している^{7,17)}。

III-2 赤外吸収特性による膜質の評価

筆者等が得た酸化膜の赤外吸収特性には、 1100 cm^{-1} 付近の Si-O 非対称伸縮振動、 810 cm^{-1} 付近の Si-O 対称伸縮振動、 930 cm^{-1} 付近の Si-H 及び Si-OH による吸収が観察された。

Fig. 2 は、 1100 cm^{-1} 付近における Si-O (Str. vib.) によるピーク位置と半値幅の、アニーリング温度による変化の様相を示したものである。アニーリング温度の上昇に伴い、吸収ピーク位置は高波数側へ移動していき、 600°C のアニーリングでは、熱酸化やプラズマ陽極酸化と同じ吸収ピーク位置に達することが解った。まず、ピーク位置の変化から、as-grown 膜の組成は Si_2O_3 であり^{7,18)}、アニーリング温度の上昇に伴ない、シリコン過剰から化学量論な方向へ組成変化し、 600°C のアニーリングでは熱酸化膜に匹敵することがわかった⁷⁾。また、酸化膜の赤外吸収ピーク位置の高波数側への移動は、同時にシリコン不飽和結合の減少も生じていると考えられる¹⁹⁾。

次に、アニーリング温度と半値幅の関係から、as-grown 膜で 97 cm^{-1} あったものが、 600°C のアニーリングでは 81 cm^{-1} となり、 16 cm^{-1} の減少がみられた。

これは、アニーリングによる酸化膜の密度化と結合歪の減少を示している²⁰⁾。水素中でアニーリングを行なうと、シリコン不飽和結合が水素原子で飽和され、as-grown 膜に含まれてい

Table. 1 Summary of properties of SiO_2

	Anodic SiO_2	Plasma SiO_2 ²²⁾	Thermal SiO_2 ²⁰⁾
Refractive index	1.46	1.46	1.46
Infrared absorption	$9.3 \mu\text{m}$	$9.3 \mu\text{m}$	$9.3 \mu\text{m}$
P-etch rate	$5 \text{ \AA}/\text{sec}$	$2 \text{ \AA}/\text{sec}$	$2 \text{ \AA}/\text{sec}$
Breakdown strength	$7\sim 9 \text{ MV cm}^{-1}$	$6\sim 7 \text{ MV cm}^{-1}$	$6.8\sim 9 \text{ MV cm}^{-1}$
Dielectric constant	3.92~4.08	3.5~4.0	3.2
Resistivity	$1\sim 5 \times 10^{16} \Omega\text{-cm}$	$0.1\sim 5 \times 10^{16} \Omega\text{-cm}$	$10^{15}\sim 10^{17} \Omega\text{-cm}$

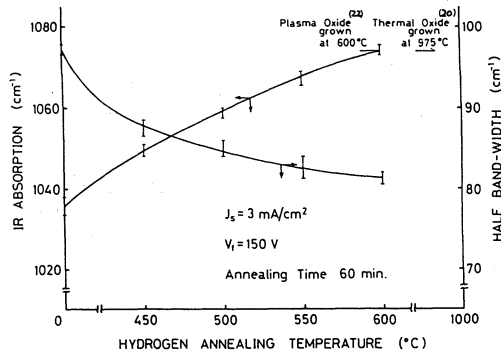


Fig. 2 Wave number shift and half band-width variation near 1100cm^{-1} in IR absorption vs. annealing temperature in hydrogen gas for 60 min.

た酸素やシラノール基及び水分子が分解した後、再結合、再配列し、更に水酸基を減少させる脱水縮合反応が生じて、化学量論的酸化膜に変化することに起因すると考える。このことは、シラノール基の吸収である 930cm^{-1} のピークがアニーリング後はほとんど消滅していることから考えられる⁷⁾。

赤外吸収特性の結果だけで考慮するならば、酸化膜の組成、結合歪、不飽和原子等の点で、 600°C のアニーリングに高い評価を与えることができるが、 600°C のアニーリングによって、酸化膜中の Si-H 結合に不安定性が生じ、後述する界面準位密度の増加を誘発する恐れがある。そこで、 600°C に引き続き、再び 450°C でアニーリングを施すことを試みてみた。その結果赤外吸収特性に関しては、 600°C だけの場合と同一の結果を得た。このことは、後述の界面準位のことを考慮するならば、膜質を変化させるための有効な手段と考える。

Fig. 3 に、 450°C におけるアニーリング時間と吸収ピーク位置及び半値幅の関係を示した。20 分間のアニーリングでは、ピーク位置の急激な高波数側への移動及び半値幅の減少が得られるが、それ以降は効果が薄れるので、アニーリング時間の短縮も可能であると考えられ、温度と時間の関係を更に詳細に調査する必要がある、今後の課題である。

III-3 オージェ電子分光法による酸化膜の評価

Fig. 4 は、オージェ電子分光で得られたオージェパターンの peak to peak を、シリコン陽極酸化膜の深さ方向に示したものである。このオージェパターンは、シリコンでは、LMM 遷移、酸素では KLL 遷移によって得られたものである。

酸素の peak to peak では、酸素/シリコン (oxide) の値が、as-grown 膜の 4.04 から、アニーリング膜では、4.23 に変化しており、アニーリングによる酸素の増加が観察され、前述の赤外吸収特性の組成変化と定性的には一致しており、アニーリングの効果がよく現われている。

エッチング時間を、膜中の酸素が半分になるまでの時間と考えるならば、as-grown 膜で 660

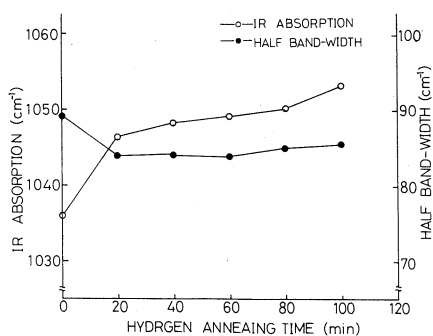


Fig. 3 IR peak value and half band-width vs. annealing time. Anodic oxide was formed constant current mode $3\text{mA}/\text{cm}^2$, 150 Volt, followed by constant voltage mode, for about 40 min.. Annealing of the oxide was in hydrogen at 450°C .

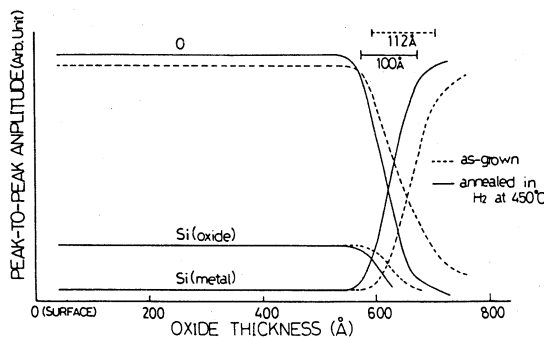


Fig. 4 Composition of anodic oxide analyzed by AES.

secであるが、アニーリング膜では、625secに減少している。これは、酸化膜の組成変化による密度化に起因していると考えられる。この結果は、赤外吸収特性の半値幅のアニーリング効果と良く一致している。

同図において、シリコンと酸素の界面における遷移領域の幅は、as-grown膜では 112Å 、アニーリング膜では、 100Å であり、後者が10%強減少している。この幅が狭い程、シリコン不飽和結合の存在する電氣的に不安定な遷移領域が狭いことを示しており、これは後述の界面準位密度と大きな関連がある¹²⁾。

III-4 界面準位密度による評価

Fig. 5 は、MOS C-V 特性を示したものである。 p 型、 n 型試料とも as-grown では著しい周波数分散、及び注入形のヒステリシスがみられる。これは、膜中のイオン化した不飽和シリコン原子によるキャリアのトラップや、界面での固定電荷、又膜中の可動イオンに起因するものと考えられる。アニーリング後の試料では、周波数分散及びヒステリシスが消滅している。これは、水素雰囲気中における熱処理によって、シリコンが Si-H 形になり、不飽和結合が減少したり、再配列等による酸化膜の化学量論的組成への変化、結合歪の減少、界面における遷

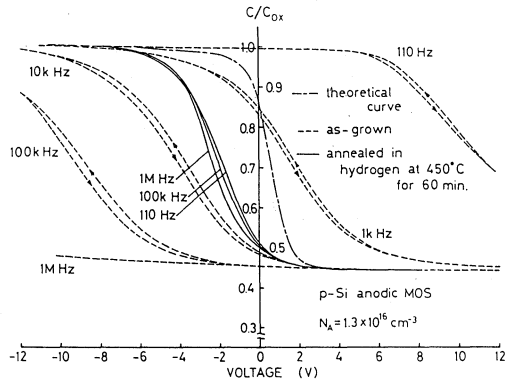


Fig. 5 C-V characteristics of MOS structure. Silicon was anodized by constant current mode and then annealed in hydrogen at 450°C for 60 min..

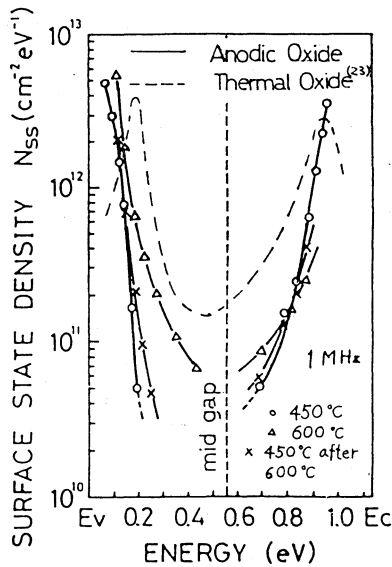


Fig. 6 Surface state density within the silicon forbidden band. Samples were anodized in non-aqueous solution and then annealed ranging from 450°C to 600°C. Measurement frequency is 1 MHz.

移領域の減少など、電氣的に不安定な要因が減少したことに原因があると考え⁷⁾。

Fig. 6 は、測定した MOS C-V 特性に Terman の提案した微分法を適用して計算した界面準位密度である。同図に示した Nicolian らによる熱酸化膜の結果と比較すると、*p* 型、*n* 型ともに良質な値を示している¹⁰⁾。

同図には、アニーリング温度との関連も示してある。*p* 型及び *n* 型試料とも、この温度範囲ではさほど温度による差異が大きく現われていない。しかし、*p* 型に関して、600°C でアニーリングした試料では、特に mid-gap 付近に向って N_{ss} の増加が認められる。これは、600°C のアニーリングによって Si-H 組成が、電氣的に不安定になることに起因しているものと考え

られる²¹⁾。600°C 後、450°C のアニーリングでは、 n 及び p 両型の試料とも、600°C だけのものに比較して多少 N_{SS} が減少する傾向があるが、これは、 IR 特性のところでも示した様に一度不安定になった界面状態が、組成、結合状態に関する膜質の向上の相乗効果で改善されたことによると考えられるが、酸化膜の他の物理的、化学的諸特性との相関性と合せて評価せねばならず、今後、更に詳細に調べるべき課題の1つである。

III-5 MOS FET の試作

ゲート膜に陽極酸化膜を用いて試作した MOS FET (p 型基板) の、 I_D - V_G 特性を Fig. 7 に示す。しきい値電圧は、約 $-3V$ であり、これはある程度予想された値である。本来は、しきい値電圧は正の範囲にあるべきであるが、この原因として、第1にシリコン表面に n 型反転層が形成されていることがある。シリコン表面に熱酸化膜を形成すると SiO_2 膜下のシリコン表面の伝導型が n 型化するため、この影響が現われていることは確実である。第2にゲート酸化膜中に含まれる(または表面に存在する)正電荷の影響が考えられる。陽極酸化法では、シリコンを陽極としているので、酸化反応中にアルカリイオンなどの正電荷がとり込まれることは困難であると考えられる。また、 SiO 、 Si_2O_3 構造による酸素空位は、アニーリングを施すことにより、赤外吸収特性やオージェ分析のところでも述べたように、膜質が改善されているため、その存在はかなり減少しているはずであり、多量の正電荷が含まれている可能性は少ない。しかし、Fig. 5 に示した MOS C-V 特性は、理論値と比較すると $2V$ 程度負の方向へシフト

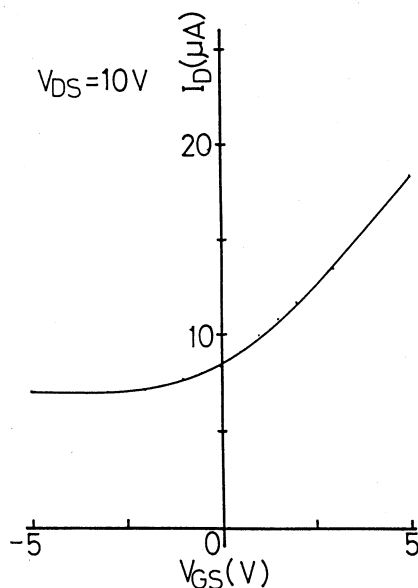


Fig. 7 MOS FET transfer characteristics which gate films were formed by anodization in non-aqueous solution followed by annealing in hydrogen.

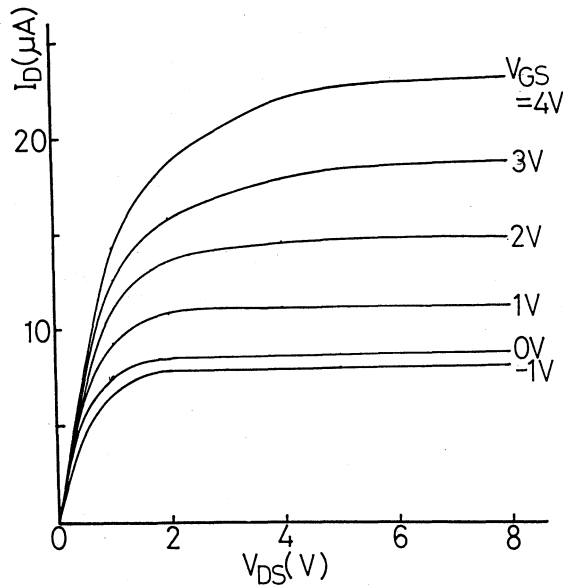


Fig. 8 MOS FET out put characteristics.

している。これらのことから、MOS 構造を作製する工程において、タングステンヒータから溶出してアルミニウムと共に酸化膜表面に蒸着されたナトリウムイオンが、アルミニウム電極と酸化膜の界面付近に存在しているか、又は酸化膜をアニーリングする過程で、炉心管からナトリウムが膜中に入り込みイオン化していることが推測される。Si-SiO₂ 界面単位密度の I_D - V_G 特性への影響は、明確に判別できないが C-V 特性の傾斜が理論値に比較してゆるやかになっているから、多少の影響があるものと考え。今後は、陽極酸化膜のアニーリングのための電気炉に、例えば石英管を用いないゴールドイメージ炉を用いるとか、アルミニウム電極の取り付けを、スパッタリング法で行う等の方策が必要である。Fig. 8 に、 I_D - V_D 特性を示す。ドレイン電流は、ゲート電圧によって十分に制御され、飽和性も良好であり、充分トランジスタ動作が確認され、陽極酸化膜をゲート膜として使用可能の展望が見い出された¹²⁾。

IV. ま と め

定電流法と定電圧法の組み合わせ、及び酸化後のアニーリング処理により、陽極酸化膜の問題点であった膜質及び界面特性の改善がなされた。これらの現象は、赤外吸収特性において定性的に分析された膜の密度化、結合歪の減少、シリコン不飽和結合の減少、又、オージェ電子分光によって半定量的に分析された、膜の密度化、酸素の増加、遷移領域幅の減少、さらに MOS C-V 特性の安定化など、あらゆる面で示された。この原因は、水素中におけるアニーリ

ング処理により、シリコン不飽和結合が水素で飽和されること、as-grown 膜に最初から入り込んでいた酸素やシラノール基及び水分子が再配列、再結合することが挙げられる。

しかし、まだ ρ 型の界面準位密度のアニーリング温度依存性等の諸問題を有し、オージェ電子分光における遷移領域の状態を更に詳細に調べるなど、今後さらに究明される必要がある。

陽極酸化膜をゲート膜として用いた MOS FET を試作した結果、充分トランジスタ的な動作をすることが確認されたが、Si-SiO₂ 界面状態、MOS C-V 特性と試作した MOS FET との関連を明確に認識することは出来なかった。今後、陽極酸化膜をゲート絶縁膜として用いることの効果を、さらに究明する必要があると考える。 (昭和58年5月20日 受理)

参 考 文 献

- 1) S. Shinoda and S. Inoue: Oyobusturi **45**, 10 (1976).
- 2) 西澤潤一: 半導体研究 16巻 超 LSI 技術3 - プロセス技術-(工業調査会, 1979).
- 3) J. Nanjo, S. Nomura and S. Hara: "Memoirs of the Muroran Institute of Technology, Science and Engineering" **6**, 3 (1969).
- 4) T. Inoue, J. Nanjo, S. Nomura and S. Hara: "Memoirs of the Muroran Institute of Technology, Science and Engineering" **7**, 1 (1970).
- 5) T. Morita, J. Nanjo, S. Nomura and S. Hara: Denki Kagaku **45**, 11 (1977).
- 6) J. Nanjo, S. Nomura and S. Hara: Denki Kagaku **47**, 1 (1979).
- 7) J. Nanjo, H. Yamamoto, T. Sawada and H. Hasegawa: Denki Kagaku **51**, 5 (1983).
- 8) H. Yamamoto, S. Arimoto, H. Hasegawa, H. Ohno and J. Nanjo: ELECTRONICS LETTERS 6th January 1983 Vol. 19 No. 1 pp. 6-7.
- 9) 南條淳二・山本秀和・沢田孝幸・長谷川英機: 陽極酸化法による良質なシリコン酸化膜の形成: 第43回応物予稿集(秋期, 1982).
- 10) 南條淳二・木村洋一・沢田孝幸・長谷川英機: 低温プロセスによる良質な SiO₂ 膜の形成: 応物学北支大 p. 34 (1983).
- 11) T. Hara, M. Suzuki, M. Kashiwagi and K. Maeda: "VLSI Process Data" p. 124 (Forum Inc. 1982).
- 12) 小林 研・南條淳二・野村 滋・原 進一: 陽極酸化膜を用いた MOS FET の試作: 第9回電気化学北支大 17 (1983).
- 13) R. M. Burger and R. P. Donovan: "Fundamentals of Silicon Integrated Device Technology Vol. 1" p. 108 (Prentice-hall, Inc. 1967).
- 14) J. A. Becker: Solid State Electronics **17**, (1974).
- 15) D. L. Flowers and Schyi-Yi Wu: J. Electrochem. Soc.: SOLID-STATE SCIENCE AND TECHNOLOGY Oct. (1982).
- 16) E. F. Duffek, E. A. Benjamin and C. Mylroie: Electrochem. Technology **3**, 3-4 (1965).
- 17) 木村洋一・南條淳二・山本秀和・沢田孝幸・長谷川英機: 電気4学会北支大 p. 82 (1982).

- 18) E. Ritter: *Opt. Acta.* **9**, p. 197 (1962).
- 19) K. Sato: *J. Electrochem. Soc., Solid State Science* **117**, 8 (1970).
- 20) W. A. Pliskin and H. S. Lehman: *J. Electrochem. Soc.* **112**, 10 (1965).
- 21) 菅野卓雄他: MOS 電界効果トランジスタ (日刊工業新聞社, 1969).
- 22) Vu Quoc Ho and T. Sugano: *Proceedings of the 11th conference (1979 Int. Nat.) on Solid State Devices, Tokyo, 1979; J. J. A. P.* **19**, (1980) Supplement 19-1, pp. 103-106.
- 23) S. M. Sze: "Physics of Semiconductor Devices" J. Wiley and Sons, Inc., (1969).