

# プラズモニック導波路デバイスのトポロジー最適設計に関する検討

A Study on Topology Optimization of Plasmonic Waveguide Devices

千田 宏幸<sup>1</sup>  
Hiroyuki CHIDA

佐藤 慎悟<sup>1</sup>  
Shingo SATO

辻 寧英<sup>1</sup>  
Yasuhide TSUJI

室蘭工業大学<sup>1</sup>  
Muroran Institute of Technology

## 1 まえがき

光通信の高速大容量化を目指して、小型で高性能な光デバイスの開発が活発に行われている。プラズモニック導波路は回折限界を超えて波長よりも狭い領域に光を閉じ込めることができることから注目され、これまでに様々な興味深いデバイスが提案されている。一方、既存の概念を超えたより高性能なデバイスの開発には、設計者の経験に頼らない最適設計手法が有効である[1]。本研究では、小型でより高性能なプラズモニックデバイス実現のため、密度法と随伴変数法を用いた自動最適設計法について検討を行っている。

## 2 問題設定

文献[2]で提案されているフォトニック結晶を利用した光ダイオードを参考に、図1に示すようなプラズモニック導波路にスタブと金属スリットを設けた構造を考え、port 1にTM基本モードが入力されたときにport 2に1次モードが出力されるようなデバイスを設計する。ここでは通信波長 $\lambda = 1.55 \mu\text{m}$ での動作を考え、入出力導波路が2モード伝送となるように導波路幅 $W_{\text{bus}}$ を設定している。また、スタブの幅 $w_{\text{stub}}$ 、高さ $h_{\text{stub}}$ は、スリット幅 $w_{\text{slit}}$ を設定した後に、簡単な寸法最適による初期設計から決定している。銀(Ag)の複素比誘電率はローレンツ・ドルーデモデル[3]から算出し、電磁界解析には有限要素法を用いている。

## 3 最適設計法と設計例

トポロジー最適化の設計領域は図1の青破線で囲った領域とし、構造の表現に密度法、感度解析に随伴変数法を用いる[1]。図2に初期構造および最適化構造とそのときの光の伝搬の様子を示す。port 1からの入射を順方向、port 2からの入射を逆方向としている。初期構造では順方向での1次モードの透過率は30%でしかないのに対し、最適化構造では80%に改善し、逆方向入射に対する透過率は1%程度であり文献[2]と同程度のダイオード特性が得られていることがわかる。しかしながら、設計領域内に金属がモザイク状に存在し、作製を考えるとこのようなモザイク構造は好ましくない。次に、このようなモザイク構造を避けるため、構造の更新を導体表面に限定し、さらに構造平滑化フィルタを適用した場合の最適化を行った。図3に最適化構造および光の伝搬の様子を示す。設計領域内に金属のモザイク構造は現れていないが、設計の自由度を制限したため、得られた順方向の1次モード透過率は53%、逆方向透過率は12%であった。

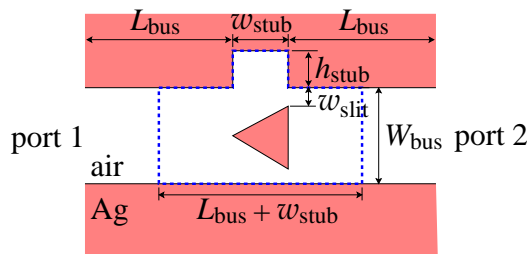
## 4 まとめ

光デバイスの小型化に期待されるプラズモニック導波路デバイスの自動最適設計法について検討を行った。設計の自由度を保ったままモザイク状の構造を抑圧するた

めの構造更新の方法についてさらに検討を行う予定である。

## 参考文献

- [1] Y. Tsuji, *et al.*, *IEEE Photon. Technol. Lett.*, vol. 18, pp. 850–852, Apr. 2006.
- [2] H. Ye, *et al.*, *Opt. Exp.*, vol. 23, pp. 9673–9680, Apr. 2015.
- [3] A. D. Rakic, *et al.*, *Appl. Opt.*, vol. 37, pp. 5271–5283, Aug. 1998.



構造パラメータ :  $W_{\text{bus}} = 0.8 \mu\text{m}$ ,  $L_{\text{bus}} = 1.0 \mu\text{m}$ ,  
 $w_{\text{stub}} = 0.4 \mu\text{m}$ ,  $h_{\text{stub}} = 0.45 \mu\text{m}$ ,  
 $w_{\text{slit}} = 0.12 \mu\text{m}$   
 材料の比誘電率 :  $n_{\text{air}}^2 = 1$ ,  $n_{\text{Ag}}^2 = -103.33 - j8.13$

図1 プラズモニック導波路デバイスの設計モデル

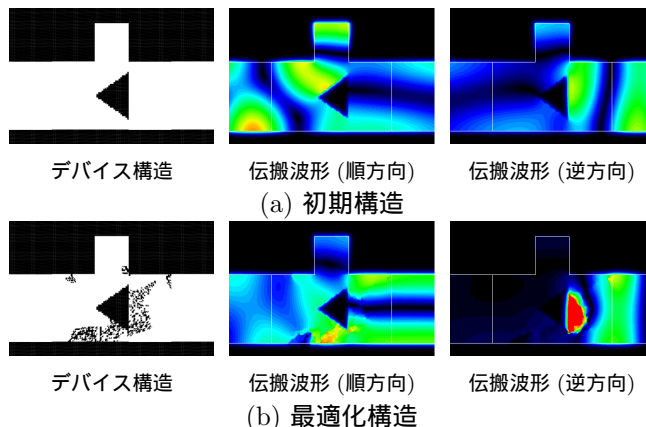


図2 密度法と随伴変数法による最適化結果

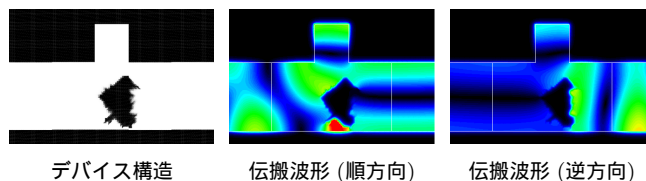


図3 設計領域を導体表面に制限した最適化結果